

A

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-283520

(43) 公開日 平成9年(1997)10月31日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/3205			H 0 1 L 21/88	K
23/522			23/52	B

審査請求 未請求 請求項の数18 O L (全 9 頁)

(21) 出願番号 特願平8-89507

(22) 出願日 平成8年(1996)4月11日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 森 剛

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(72) 発明者 豊田 吉彦

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(72) 発明者 深田 哲生

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(74) 代理人 弁理士 宮田 金雄 (外3名)

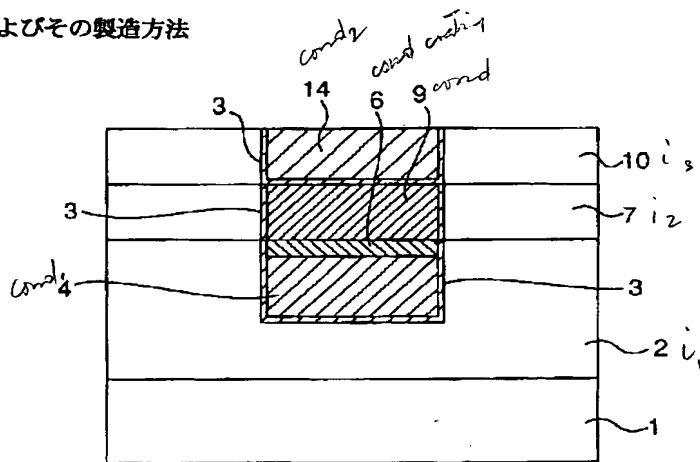
最終頁に続く

(54) 【発明の名称】 集積回路の多段埋め込み配線構造およびその製造方法

(57) 【要約】

【課題】 本発明は、高精度な配線構造の形成が可能である、特に配線材料としてCuを用いた場合でも配線抵抗が高抵抗化せず、また絶縁層の絶縁性の低下しない集積回路の多段埋め込み配線構造およびその製造方法を提供する。

【解決手段】 導電層上に第2の絶縁層のパターニング時の露光光の反射を防止する機能を有する導電性被覆層を形成することにより、導電層表面での露光光のハレーションを防止でき、かつ該導電性被覆層が導電層の酸化防止機能、拡散防止機能を備えることにより上記目的を達成する。



【特許請求の範囲】

【請求項1】 半導体基板上の第1の絶縁層中に形成された第1の埋め込み配線用溝と、該第1の埋め込み配線用溝に埋め込まれる第1の導電層および該導電層と導通し、第2の絶縁層のパターニング時の露光光の反射を防止する機能を有する導電性被覆層と、上記第1の絶縁層および導電性被覆層上に形成され、上記第1の導電層上にビアホールを有する第2の絶縁層と、該ビアホール内に形成され、上記第1の導電層と接続する導電性接続部と、上記第2の絶縁層と導電性接続部上に形成され、該導電性接続部上に第2の埋め込み配線用溝を有する第3の絶縁層と、該第2の埋め込み配線用溝に埋め込まれ、上記導電性接続部と導通する第2の導電層とを有することを特徴とする集積回路の多段埋め込み配線構造。

【請求項2】 上記第1の導電層がCuまたはその合金であり、上記導電性被覆層がCuの拡散防止機能を備えることを特徴とする請求項1に記載の集積回路の多段埋め込み配線構造。

【請求項3】 上記第1および第2の埋め込み配線用溝の内壁部に拡散防止層を有することを特徴とする請求項1に記載の集積回路の多段埋め込み配線構造。

【請求項4】 上記第1の導電層の上面が粗面化されていることを特徴とする請求項1に記載の集積回路の多段埋め込み配線構造。

【請求項5】 上記導電性被覆層が第1の埋め込み配線用溝側壁上部に侵入するように形成され、上記拡散防止層上端と接続して、第1の導電層を包囲していることを特徴とする請求項3に記載の集積回路の多段埋め込み配線構造。

【請求項6】 上記第1の導電層がAlまたはその合金であることを特徴とする請求項1に記載の集積回路の多段埋め込み配線構造。

【請求項7】 上記導電性被覆層が耐酸化性材料であることを特徴とする請求項1に記載の集積回路の多段埋め込み配線構造。

【請求項8】 上記導電性被覆層がTi、Ta、Mo、Cr、Al、Wおよびこれらの合金またはその酸化物、窒化物から選択されることを特徴とする請求項1に記載の集積回路の多段埋め込み配線構造。

【請求項9】 上記第2の導電層上に更に第2の導電性被覆層を有することを特徴とする請求項1に記載の集積回路の多段埋め込み配線構造。

【請求項10】 上記第1および第2の導電層がCuからなり、上記導電性被覆層がTiWNからなり、上記導電性接続部がWあるいはCuからなることを特徴とする請求項1に記載の集積回路の多段埋め込み配線構造。

【請求項11】 半導体基板上の第1の絶縁層中に第1の埋め込み配線用溝を形成する工程と、該第1の埋め込み配線用溝に第1の導電層および該導電層と導通し、第2の絶縁層のパターニング時の露光光の反射を防止する

機能を有する導電性被覆層とを順次埋め込む工程とからなる第1埋め込み配線工程と、上記第1の絶縁層および導電性被覆層上に第2の絶縁層を形成し、該第2の絶縁層の上記導電性被覆層上にビアホールを形成する工程と、該ビアホール内に上記導電性被覆層と導通する導電性接続部を埋め込む工程とからなる第1中間接続部形成工程と、上記第2の絶縁層と導電性接続部上に第3の絶縁層を形成し、上記導電性接続部上に第2の埋め込み配線用溝を形成する工程と、該第2の埋め込み配線用溝に上記導電性接続部と導通した第2の導電層を埋め込む工程とからなる第2埋め込み配線工程とを少なくとも含むことを特徴とする集積回路の多段埋め込み配線構造の製造方法。

【請求項12】 上記第1および第2の埋め込み配線用溝の内壁部に拡散防止層を形成する工程を含むことを特徴とする請求項11に記載の集積回路の多段埋め込み配線構造の製造方法。

【請求項13】 上記第1の埋め込み配線用溝に第1の導電層および導電性被覆層を順次形成する工程が、上記第1の絶縁層上および第1の埋め込み配線用溝内に導電層材料を堆積する工程と、化学的機械研磨(CMP)により上記第1の埋め込み配線用溝内にのみ上記導電層材料が残るように上面を平坦化する工程と、上記第1の埋め込み配線用溝内の導電層材料の上部を除去することにより上記第1の埋め込み配線用溝内にリセスを形成する工程と、該リセスに導電性被覆層を埋め込む工程であることを特徴とする請求項11に記載の集積回路の多段埋め込み配線構造の製造方法。

【請求項14】 上記リセスの形成工程がCMPのオーバーエッチング工程であることを特徴とする請求項13に記載の集積回路の多段埋め込み配線構造の製造方法。

【請求項15】 上記リセスの形成工程がプロピオン酸、酢酸、ピクリン酸、サリチル酸等の有機酸または該有機酸と過酸化水素水との混合溶液をスラリーとして用いたCMPのオーバーエッチング工程であることを特徴とする請求項14に記載の集積回路の多段埋め込み配線構造の製造方法。

【請求項16】 上記リセスの形成工程がPH(水素イオン濃度)が2~6.5あるいは7.5~13の範囲にあるエッチング溶液によるウェットエッチング工程であることを特徴とする請求項13に記載の集積回路の多段埋め込み配線構造の製造方法。

【請求項17】 上記リセスの深さが10nm~100nmであることを特徴とする請求項13に記載の集積回路の多段埋め込み配線構造の製造方法。

【請求項18】 上記リセス形成後のリセス底部に露出した第1の導電層表面のモロロジーが15nm以上であることを特徴とする請求項13に記載の集積回路の多段埋め込み配線構造の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体装置の配線構造、特に集積回路の多段埋め込み配線構造およびその製造方法に関する。

【0002】

【従来の技術】半導体素子の高集積度に伴い、基板上に形成される金属配線も細線化されるが、細線化により金属配線の断線等の発生率も上昇する。このため半導体基板上に形成した絶縁層に配線金属を埋め込んで形成する埋め込み配線構造が用いられている。かかる埋め込み配線構造は、半導体チップの信頼性向上に寄与するとともに、配線表面が平坦であるため、配線上に絶縁層を形成し、更にその上に回路を形成する多層構造の作製にも適している。

【0003】

【発明が解決しようとする課題】上記埋め込み配線を多層配線に適用するためには、第1絶縁層に埋設した下層埋め込み配線上に第2の絶縁層を形成し、該第2の絶縁層にビアホールを形成し、更に該ビアホール内に導電性接続材料を埋め込み、中間接続部を形成するとともに、更に第3の絶縁層に上層埋め込み配線を形成し、上記導電性接続材料により下層埋め込み配線と上層埋め込み配線を接続する方法が提案される。かかる方法を実現するため、本発明者らは鋭意研究を行った。その結果、第1に、上記中間接続部を形成するための、上記第2の絶縁層へのビアホールの形成は、第2絶縁層のフォトリソグラフィを用いたパターンニングにより行なう必要があるが、第2の絶縁層下部に下層埋め込み配線のAl等の金属表面が位置することになるので、かかるパターンニング時に露光光が金属表面でハレーションを起こし、ビアホール形成部の形成精度が悪くなり、このことは、特に高集積化され、下層配線の配線幅が狭い場合には接続不良の原因にもなることがわかった。第2に、多段埋め込み配線構造として、埋め込み配線材料Cuの使用が推奨される。即ち、上記配線材料としては従来Alが用いられてきたが、Alはエレクトロマイグレーションによる断線が生じ易く、特に細線化された配線構造では低寿命化の大きな原因となるのに対し、Cuは耐エレクトロマイグレーション性が高く、かつAlより低抵抗材料であるからである。しかしながら、多層埋め込み配線構造を製造するに当たり、下層埋め込み配線上への絶縁層の形成には、プラズマCVDによりSiO₂等を堆積することにより行われるのが良いが、かかるプラズマCVD時に配線表面が高温の酸素雰囲気中にさらされるため、特に配線材料としてCuを用いた場合には、下層埋め込み配線表面が酸化されやすく、配線の高抵抗化の原因ともなることがわかった。更に、CuはAlに比較して拡散が起き易いため、絶縁層中へのCuの拡散による絶縁性の低下を防止する必要もあった。そこで、本発明は、埋め込み配線構造を多層化構造に適用するに当たって障害とな

る上記問題点を解決し、高精度な配線構造の形成が可能である、特に配線材料としてCuを用いた場合でも配線抵抗が高抵抗化せず、また絶縁層の絶縁性の低下しない集積回路の多段埋め込み配線構造およびその製造方法を提供することを目的とする。

【0004】

【課題を解決するための手段】そこで、本発明者らは鋭意研究の結果、導電層上に第2の絶縁層のパターンニング時の露光光の反射を防止する機能を有する導電性被覆層を形成することにより、導電層表面での露光光のハレーションを防止でき、かつ該導電性被覆層が導電層の酸化防止機能、拡散防止機能を備えることにより上記目的を達成できることを見出し、本発明を完成した。

【0005】即ち、本発明は、半導体基板上の第1の絶縁層中に形成された第1の埋め込み配線用溝と、該第1の埋め込み配線用溝に埋め込まれる第1の導電層および該導電層と導通し、第2の絶縁層のパターンニング時の露光光の反射を防止する機能を有する導電性被覆層と、上記第1の絶縁層および導電性被覆層上に形成され、該導電性被覆層上にビアホールを有する第2の絶縁層と、該ビアホール内に形成され、導電性被覆層と第2の導電層とを接続する導電性接続部と、上記第2の絶縁層と導電性接続部上に形成され、該導電性接続部上に第2の埋め込み配線用溝を有する第3の絶縁層と、該第2の埋め込み配線用溝に埋め込まれる第2の導電層とを有する集積回路の多段埋め込み配線構造にある(図1)。かかる埋め込み構造の配線では配線面を平坦にできるため、配線を多層化することによっても表面の平坦性が保たれる。従って、従来の埋め込み構造を取らない配線構造に比べて多層化が容易となり、3層以上の多段埋め込み配線も可能となる。特に、第1の導電層上に、第2の絶縁層のパターンニング時の露光光の反射防止機能を有する導電性被覆層を設けることが、第2の絶縁層中へのビアホール形成時の露光光の反射(ハレーション)を防止でき、上記導電性接続部を精度良く形成することができる点で好ましい。

【0006】また、第1の導電層材料にはCuまたはその合金を用いることが好ましい。CuはAlに比較して、耐エレクトロマイグレーション性が高く、低抵抗であり、また上記導電性被覆層がCuの拡散防止機能を備えることにより、上記第2の絶縁層中へのCuの拡散を防止することができるからである。

【0007】特に、配線材料にCuを用いた場合、上記第1および第2の埋め込み配線用溝の内壁部に拡散防止層を設けることが、配線側部、底部における絶縁層中への配線材料の拡散も防止することができる点で好ましい。

【0008】また、上記第1の導電層の上面を粗面化することは、第1の導電層と該導電層上に形成される導電性被覆層との密着性を向上させることができ、特に、導

電性被覆層をCMPにより研磨する時の導電性被覆層の剥離を防止することができる点で有利である。

【0009】また、上記導電性被覆層を第1の埋め込み配線用溝側壁上部に侵入し、上記拡散防止膜上端と接続して第1の導電層を包囲するように形成することが、第1の導電層と導電性被覆層の接触面積を大きくし、導電性被覆層の密着性の向上できる点で好ましい。

【0010】上記第1の導電層としては従来から用いられている配線材料であるAlまたはその合金であってもよい。本構造を用いることにより、導電層材料にAlまたはその合金を用いた多段埋め込み配線構造の作製においても、Al等の表面における露光光のハレーションを有効に防止することができるからである。

【0011】上記導電性被覆層は、耐酸化性材料であることが好ましい。該導電性被覆層が耐酸化性材料であることにより、該導電性被覆層上にCVDによりSiO₂等の第2の絶縁層を形成する場合の第1の導電層の酸化を有効に防止できるからである。

【0012】かかる導電性被覆層材料は、Ti、Ta、Mo、Cr、Al、Wおよびこれらの合金またはその酸化物、窒化物から選択されることが好ましい。

【0013】また、本発明は上記第2の導電層上に更に第2の導電性被覆層を有する集積回路の多段埋め込み配線構造でもある。かかる第2の導電層上に第2の導電性被覆層を有することにより、該第2の導電性被覆層上に導電性接続部、第3の導電層を形成することが可能となり、集積回路の更なる多層化が可能となるからである。従って、かかる工程を繰り返すことにより、3層以上の多層構造の作製が可能となる。

【0014】上記第1および第2の導電層にCuを用いた場合、上記導電性被覆層はTiWNより、また上記導電性接続部はWあるいはCuよりそれぞれ形成することが最も好ましい。

【0015】また、本発明は、半導体基板上の第1の絶縁層中に第1の埋め込み配線用溝を形成する工程と、該第1の埋め込み配線用溝に第1の導電層および該導電層と導通し、第2の絶縁層のパターニング時の露光光の反射を防止する機能を有する導電性被覆層とを順次埋め込む工程とからなる第1埋め込み配線工程と、上記第1の絶縁層および導電性被覆層上に第2の絶縁層を形成し、該第2の絶縁層の上記導電性被覆層上にビアホールを形成する工程と、該ビアホール内に上記導電性被覆層と導通する導電性接続部を埋め込む工程とからなる第1中間接続部形成工程と、上記第2の絶縁層と導電性接続部上に第3の絶縁層を形成し、上記導電性接続部上に第2の埋め込み配線用溝を形成する工程と、該第2の埋め込み配線用溝に上記導電性接続部と導通した第2の導電層を埋め込む工程とからなる第2埋め込み配線工程とを少なくとも含むことを特徴とする集積回路の多段埋め込み配線構造の製造方法でもある。

【0016】上記製造方法は、更に第1および第2の埋め込み配線用溝の内壁部に拡散防止層を形成する工程を含む集積回路の多段埋め込み配線構造の製造方法であっても良い。

【0017】上記第1の埋め込み配線用溝に第1の導電層および導電性被覆層を順次形成する工程は、上記第1の絶縁層上および第1の埋め込み配線用溝内に導電層材料を堆積する工程と、CMP（化学的機械研磨）により上記第1の埋め込み配線用溝内にのみ上記導電層材料が残るように上面を平坦化する工程と、上記第1の埋め込み配線用溝内の導電層材料の上部を除去することにより上記第1の埋め込み配線用溝内にリセスを形成する工程と、該リセスに導電性被覆層を埋め込む工程であることが好ましい。かかるCMPを用いることにより、極めて平坦性の良い導電層構造の形成が容易にできるからである。

【0018】また、上記リセスの形成工程は、CMPのオーバーエッチング工程であることが好ましい。かかるCMPのオーバーエッチング工程を用いて上記リセスを形成することにより、導電層の研磨工程のみで同時にリセスの形成も可能となるからである。

【0019】上記リセスの形成工程には、プロピオン酸、酢酸、ピクリン酸、サリチル酸等の有機酸または該有機酸と過酸化水素水との混合溶液をスラリーとして用いたCMPのオーバーエッチング工程を用いることが良い。容易にリセス構造の形成ができるからである。

【0020】また、上記リセスの形成工程は、CMPを行った後に導電層上部をウェットエッチングにより除去することによっても可能であるが、エッチング後の導電層表面の粗れ（表面モロロジーの悪化）を防止しつつ、一定のエッチング速度を得るためには、エッチング溶液のPH（水素イオン濃度）が2〜6.5あるいは7.5〜13の範囲にあるエッチング溶液を用いることが好ましい（図3、4）。

【0021】また、上記リセスの深さは、即ちリセス形成後に形成する導電性被覆層の厚さに相当するが、該導電性被覆層が導電層の表面酸化防止機能をも備えるためには10nm以上の厚さが必要であり（図5）、一方配線間容量の増加による信号遅延を10%以内に押さえるためには100nm以下であることが好ましい（図6）。

【0022】また、導電層材料にCuを用いた場合、上記リセス形成後のリセス底部に露出した第1の導電層表面のモロロジーを15nm以上とすることが、Cuと導電性被覆層TiWNの密着性の向上が可能となる点で好ましい。

【0023】

【発明の実施の形態】

実施の形態1. 図1は、本発明の代表的な実施の形態であって、Cuを導電層に用いた集積回路の多段埋め込み

7

配線構造の完成図である。1は半導体基板、2は半導体基板1上に形成された第1の絶縁層、12は第1の絶縁層内に設けられた第1の埋め込み配線用溝、3は第1の埋め込み配線用溝12内壁部に形成された拡散防止層、4、6は第1の埋め込み配線用溝内の拡散防止層3上に埋め込まれた第1の導電層および導電性被覆層、7は第2の絶縁層、8は第2の絶縁層内に形成されたビアホール、9は該ビアホール内に埋め込まれた導電性接続部、10は第3の絶縁層を、13は第2の埋め込み配線用溝を示す。図2は、本発明の集積回路の多段埋め込み配線構造の製造工程を2段の積層構造に適用した例である。即ち、半導体基板1上の第1の絶縁層2中に第1の埋め込み配線用溝12を形成する工程と、該第1の埋め込み配線用溝12に第1の導電層4および該導電層4と導通し、第2の絶縁層7のパターニング時の露光光の反射を防止する機能を有する導電性被覆層6とを順次埋め込む工程とからなる第1埋め込み配線工程（(a)～

(e)）と、上記第1の絶縁層2および導電性被覆層6上に第2の絶縁層7を形成し、該第2の絶縁層7の上記導電性被覆層6上にビアホール8を形成する工程と、該ビアホール8内に上記導電性被覆層6と導通する導電性接続部9を埋め込む工程とからなる第1中間接続部形成工程（(f)～(i)）と、上記第2の絶縁層7と導電性接続部9上に第3の絶縁層10を形成し、上記導電性接続部9上に第2の埋め込み配線用溝13を形成する工程と、該第2の埋め込み配線用溝13に上記導電性接続部9と導通した第2の導電層14を埋め込む工程とからなる第2埋め込み配線工程（(i)～(k)）とを少なくとも含むことを特徴とする集積回路の多段埋め込み配線構造の製造方法の製造工程図である。

【0024】具体的には、(a)はトレンチ形成工程であり、半導体基板1上に形成した第1の絶縁層2を形成した後、該第1の絶縁層2内にドライエッチングによりトレンチ（第1の埋め込み配線用溝12）を形成する工程である。

【0025】(b)はTiN、Cu成膜工程であり第1の絶縁層2上および第1の埋め込み配線用溝12内に拡散防止層材料TiN、第1の導電層材料Cuを順次堆積する工程である。

【0026】(c)はCMP工程であり、(b)工程で形成したTiN、Cu層を化学的機械研磨（CMP）によって研磨、平坦化し、第1の埋め込み配線用溝12内に拡散防止膜3、Cu導電層4を埋め込んだ構造を形成するとともに、Cuをオーバーエッチングすることにより、リセス5を形成する工程である。かかるリセス構造5は、CMPのスラリーに過酸化水素水を混合することによってCu導電層4上部をオーバーエッチングすることにより形成することができる。

【0027】上記リセス5の形成は、CMPによるオーバーエッチングに代えて、TiN、Cu層をCMPによ

8

る研磨、平坦化した後、Arスパッタエッチングまたはウェットエッチングを用いて形成することもできる。かかるArスパッタエッチングまたはウェットエッチングを用いて形成する方法は、工程数が増えるが、発塵が少なく、リセス底面のCu表面のスクラッチが軽減できる点で有利である。図3は、酸性エッチャントによるウェットエッチングによりリセス5を形成した場合の、酸性エッチャントのPHとエッチング後の第1の導電層4の表面モフォロジーおよび第1の導電層4のエッチング速度の関係を示す図であり、エッチャントにはプロピオン酸と過酸化水素水の混合溶液を使用した。図3から明らかなように、エッチャントのPHが2以下の場合、エッチング後の表面モフォロジーは非常に悪くなる。また、PHが6.5以上になるとエッチング速度が極端に低下する。従って、酸性エッチャントによるウェットエッチングによってリセスを形成する場合、エッチャントのPHは2以上6.5以下であることが望ましい。尚、エッチャントに他の有機酸、強酸等を使用した場合でも同様の効果が得られる。

20 【0028】また、図4は、アルカリ性エッチャントによるウェットエッチングによりリセスを形成した場合の、アルカリ性エッチャントのPHに対するエッチング後の第1の導電層4の表面モフォロジーおよび第1の導電層4のエッチング速度の関係を示した図であり、エッチャントには水酸化カリウム溶液を用いた。図4より、アルカリ性エッチャントによるウェットエッチングによりリセスを形成する場合、エッチャントのPHは7.5以上12以下であることが望ましい。尚、エッチャントに他の塩基を使用した場合も同様の効果が得られる。

30 【0029】(d)はTiWN成膜工程であり、第1の絶縁層2上およびリセス5を埋め込むように、導電性被覆層材料TiWNを堆積する工程である。

【0030】(e)はCMP工程であり、工程(d)で堆積したTiWNをCMPによって研磨、平坦化し、リセス5内埋め込まれた導電性被覆層6を形成する工程である。

40 【0031】本CMP工程中においては、工程中の第1の導電層4と導電性被覆層6の剥離を防止する必要があるが、密着力をテープテスト（TiWN層表面にテープを張って、剥がした場合にTiWN層が剥離するか否かの試験）により評価したところ、第1の導電層4の表面モフォロジーが12nm以下では剥離が生じたが、表面モフォロジーが15nm以上では剥離が生じなかった。従って、工程(c)におけるリセス形成後のリセス底面の導電性被覆層6表面のモフォロジーは15nm以上であることが、CMP中のTiMN層の剥離を防止できる点で好ましい。

50 【0032】図5は、工程(e)終了後に、大気中で450℃、30分間の熱処理を行った場合の熱処理前後のリセス5の深さ即ち導電性被覆層6の厚さに対するCu

導電層 3 の抵抗値の変化の関係を示した図である。図 5 から明らかなように、リセスの深さ即ち導電性被覆層 6 の厚さが 10 nm 以下では上記熱処理によって導電層 4 抵抗値の変化が 2 以上となっている。これは導電性被覆層 6 が 10 nm 以下では、導電層 4 の酸化防止機能を果たさず、導電層 4 が酸化されているためである。従って、リセス 5 は 10 nm 以上の深さで形成する必要がある。

【0033】図 6 に、工程 (e) 終了後の構造におけるリセス 5 の深さに対する配線間の容量変化の関係を示す。即ち、2 本の配線が平行に配置されている場合（図 5 は配線幅が 1.2 μm 、配線間距離が 2.4 μm 、配線部分の厚さが 0.5 μm の場合）、リセス 5 の深さが深くなるほど埋め込まれた配線部分（第 1 の導電層および導電性被覆層）の厚さが増加するため、配線間に生じる容量が増加し、信号伝達速度の遅延につながる。図 6 より、リセス 5 の深さ、即ち導電性被覆層 6 の厚さが増加するのに比例して配線間容量が増加しており、このことは、導電性被覆層 6 の厚さが増すほど、素子の信号伝達速度の遅延が大きくなることを意味している。一般に、配線部における信号伝達速度の遅延は、素子設計上 10% 程度まで許容されるため、図 6 ではリセス 5 の深さは 100 nm 程度以下にすることが必要となる。

【0034】(f) は SiO₂ 成膜工程であり、プラズマ CVD により第 2 の絶縁層 7 を形成する工程である。本工程は高温プロセス（300～400℃）であるため、絶縁層 2 および 7 中への第 1 の導電層 4 の材料 Cu の熱拡散を防止し、絶縁層 2 および 7 の絶縁性低下を防止することが重要となる。本実施の形態では、第 1 の導電層 4 の周囲は TiN 拡散防止層 3 および導電性被覆層 6 により囲まれているが、該拡散防止層 3（厚さ 30 nm）を有する場合と有しない場合について熱処理（450℃、30 分間）後の絶縁層中への Cu の拡散を調べたところ、拡散防止層 3 を有する場合は 3 nm とほとんど拡散が見られないのに対し、拡散防止層 3 を有しない場合は 20 nm まで拡散が認められた。従って、特に第 1 の導電層材料に Cu を用いた場合には、熱酸化工程において拡散防止層 3 の形成が必要となる。尚、本実施の形態では、TiWN からなる導電性被覆層 6 も同様の拡散防止効果を有しているため、第 2 の絶縁層 7 中への Cu の拡散も防止することができる。

【0035】(g) はレジストマスク（図示せず）を用いて該第 2 の絶縁層 7 のパターンニングを行い、ビアホール 8 を開口する工程である。本実施の形態では、第 1 の導電層 4 上の導電性被覆層 6 が反射防止機能を備え、第 2 絶縁層 7 のパターンニング時の露光光の反射（ハレーション）を防止できるためかかる反射光によるオーバー露光を防止し、正確なパターン精度でビアホール 8 を形成することができる。上記導電性被覆層 6 は、Ti、Ta、Mo、Cr、Al、W およびこれらの合金またはそ

の酸化物、窒化物から選択されることが好ましい。

【0036】(h) は第 2 の絶縁層 7 上およびビアホール 8 に埋め込むように TiN 層、W 層を順次堆積する工程である。

【0037】(i) は TiN、W 層のエッチバック工程であり、TiN、W 層を上部よりエッチバックすることにより、上記ビアホール 8 内に拡散防止膜 3、導電性接続部 9 が埋め込まれた構造を作製する工程である。

【0038】(j) は、工程 (i) でエッチバックした試料の表面に CVD により SiO₂ からなる第 3 の絶縁層 10 を形成する工程である。

【0039】(k) は上記 (a)～(e) と同様の工程を繰り返すことにより、第 2 の埋め込み配線用溝 13 内に拡散防止膜 3、Cu からなる第 2 の導電層 14 を形成し、2 層目の配線構造を形成する工程である。本実施の形態では、第 2 の導電層材料にも Cu を用いたが、かかる第 2 の導電層 12 は、AlCuSi 等他の導電層材料によって形成しても構わない。また、導電性接続部 9 として W のかわりに Cu を用いても構わない。尚、更に上記工程を繰り返すことにより、3 段以上の多段埋め込み構造の作製が可能となる（図 7）。

【0040】実施の形態 2。図 8 は、本発明の他の代表的な実施の形態であって、Al を導電層に用いた集積回路の多段埋め込み配線構造の完成図である。また、図 9 は、本発明の集積回路の多段埋め込み配線構造の製造工程を Al を導電層に用いた 2 段の積層構造に適用した例である。図中、図 1、2 と同一符号は、同一または相当箇所を示す。

【0041】Al は Cu に比べて拡散係数が小さいため、Al を導電層材料に用いた場合は、高温プロセス（図 9 (f)、(j)）における Al 導電層の SiO₂ 絶縁層 2、7、10 中への拡散は問題とならない。従って、図 8、9 においては導電層材料に Cu を用いた場合に比べて、拡散防止層 3、拡散防止層形成工程（図 2 (b)、(h)、(k)）が除かれており、これ以外の構造及び製造工程は Cu を導電層に用いた実施の形態 1（図 1、2）と同様である。

【0042】実施の形態 3。導電層材料にはこのほか AlCuSi を用いることも可能である。この場合の配線構造、製造工程は、原則として図 1、2 に示す実施の形態 1 の場合と同様であるが、Cu の含有量が低くなり、導電層材料の絶縁層中への拡散量がほとんど問題とならない程度にまで小さくなれば、適時拡散防止層 3 を設けない実施の形態 2 の構造、製造方法（図 8、9）を採用することが可能もある。

【0043】尚、図 2 の (g) 工程の第 1 の導電層 4 に AlCuSi を用いた場合も、上記 Cu または Al を用いた場合と同様に、フォトマスクを用いて第 2 の絶縁層 7 のパターンニングを行いビアホール 8 を形成する場合の露光光のハレーションによるパターンニング精度の低下を

防止する必要がある。かかるハレーション防止のために工程(e)で反射防止層6が形成されるが、工程(g)において、導電性被覆層6の有無によるビアホール8の開口寸法の誤差を比較したところ、導電性被覆層6を有する場合は寸法誤差が7.3%であるのに対し、導電性被覆層6を有する場合は4.3%となり、上記反射防止層6により寸法精度の誤差が大幅に改善されていることがわかる。

【0044】実施の形態4. 図10は、図2の製造工程の(c)工程後に第1導電層4の表面をエッチング等により粗面化し、その後工程(d), (e)により反射防止層6を形成した後の断面構造であり、他の製造工程は図2の場合と同様である。本実施の形態では、第1の導電層4の表面が粗面化されているために、導電性被覆層6との密着力が向上し、図2(e)に示すCMP研磨工程においても導電性被覆層6の剥離が発生しにくくなる。

【0045】実施の形態5. 図11は、図2の製造工程において、(c)工程後に選択的に拡散防止膜3の上端をエッチングした後、(d), (e)の工程を行った場合の工程(e)後の断面構造であり、他の製造工程は図2の場合と同様である。本実施の形態では、第1の導電層4の両側の拡散防止層3の上部が凹み、かかる部分にも導電性被覆層6が埋め込まれているため、導電性被覆層6との密着力が向上し、(e)工程でのCMP研磨時において導電性被覆層6の剥離が発生しにくくなる。

【0046】実施の形態6. 図12は、図2の製造工程において、(c)工程でリセス5を形成する時に、エッチング溶液を選択して同時に周囲の第1の絶縁層2上面をエッチングすることにより、拡散防止層3上端部を第1の絶縁層2の上端よりも高く形成した後に工程(d)においてTiWNの成膜を行ったものであり、他の製造工程は図2の場合と同様である。本実施の形態では、工程(e)のCMP工程において、TiWNとともに拡散防止層3の突出部も同時に研磨、除去し、最終的には工程(e)に示す断面構造が得られる。本実施の形態では、側壁拡散防止層3上部の突起部があることにより、工程(e)でのTiWNのCMP中に発生するゴミ等がかかる突起にせきとめられ、導電性被覆層6上には来にくいため、かかるゴミによる導電性被覆層6表面のスクラッチ(CMP研磨中の傷)を低減することができる。

【0047】実施の形態7. 図13は、図2の製造工程において、工程(b)のCuの成膜の途中にCuよりエッチングされ易い材料を成膜し、即ち第1の絶縁層2上にTiN、Cu、Cuよりエッチングされ易い材料、Cuの順に成膜した後に、工程(c)~(e)を行った後の断面構造であり、他の製造工程は図2の場合と同様である。上記Cuよりエッチングされ易い材料は、工程(c)のリセス形成時に第1の導電層4であるCuより速くエッチングされるため、上面がCuより掘りこまれ

た中間層16を形成する。従って、工程(d), (e)において導電性被覆層6を埋め込む場合、上記掘りこまれた部分にも導電性被覆層6が埋め込まれることにより、第1の導電層4と導電性被覆層6との密着性が向上し、(e)工程のCMP研磨時においても導電性被覆層6の剥離を防止することができる。

【0048】実施の形態8. 図14は、図2の製造工程において、工程(b)におけるCuの成膜時に、第1の埋め込み配線用溝12の中央部において簾が残る状態でCuを成膜した後に、工程(c)~(e)を行うことにより、第1の導電層4の中央部の簾15中にも導電性被覆層6材料が埋め込まれるように形成された(e)工程後の断面構造であり、他の製造工程は図2の場合と同様である。かかる構造では、第1の導電層4と導電性被覆層6との密着性が向上し、(e)工程のCMP研磨時においても導電性被覆層6の剥離を防止することができる。

【0049】

【発明の効果】本発明によれば、第1の導電層上に形成された導電性被覆層が、下層埋め込み配線と上層埋め込み配線の間の導電性接続部を埋め込むためのビアホール形成時の露光光の反射を有効に防止し、高精度で該ビアホールおよび該ビアホールに埋め込まれた導電性接続部を形成することが可能となり、かかる部分での接続抵抗の増加や断線を防止でき、集積回路の歩留まりの向上を図ることができる。

【0050】また、上記埋め込み構造の配線材料として酸化されやすいCuを用いる場合であっても、上記導電性被覆層が同時に酸化防止機能を有しているため、Cuの酸化による配線抵抗の増加が防止でき、高性能な集積回路の作製が可能となる。

【0051】更には、上記埋め込み構造の配線材料に拡散係数の大きいCuを用いた場合であっても、上記導電性被覆層が同時に拡散防止機能を有しているため、絶縁層中へのCuの拡散を有効に防止でき、信頼性の高い集積回路の作製が可能となる。

【図面の簡単な説明】

【図1】 本発明の第1の実施の形態にかかる集積回路の多段埋め込み配線構造図である。

【図2】 本発明の第1の実施の形態にかかる集積回路の多段埋め込み配線の製造工程図である。

【図3】 本発明の第1の実施の形態の製造工程(c)における、酸性エッチャントのPHと表面モロロジーの関係である。

【図4】 本発明の第1の実施の形態の製造工程(c)における、アルカリ性エッチャントのPHと表面モロロジーの関係である。

【図5】 本発明の第1の実施の形態の製造工程(e)における、リセス深さと熱処理前後の第1の導電層の抵抗値の変化の関係である。

13

【図6】 本発明の第1の実施の形態の製造工程(e)における、リセスの深さと配線間容量の関係である。

【図7】 本発明の第1の実施の形態を3層以上の積層構造に適用した場合の多段埋め込み配線構造図である。

【図8】 本発明の第2の実施の形態にかかる集積回路の多段埋め込み配線構造図である。

【図9】 本発明の第2の実施の形態にかかる集積回路の多段埋め込み配線の製造工程図である。

【図10】 本発明の第4の実施の形態の製造工程(e)後の断面構造図である。

【図11】 本発明の第5の実施の形態の製造工程(e)後の断面構造図である。

【図12】 本発明の第6の実施の形態の製造工程

14

(d)後の断面構造図である。

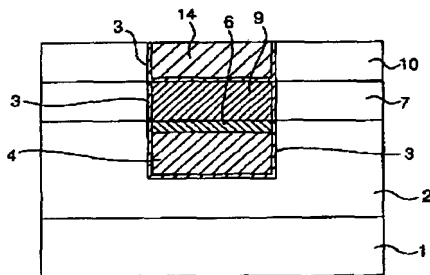
【図13】 本発明の第7の実施の形態の製造工程(e)後の断面構造図である。

【図14】 本発明の第8の実施の形態の製造工程(e)後の断面構造図である。

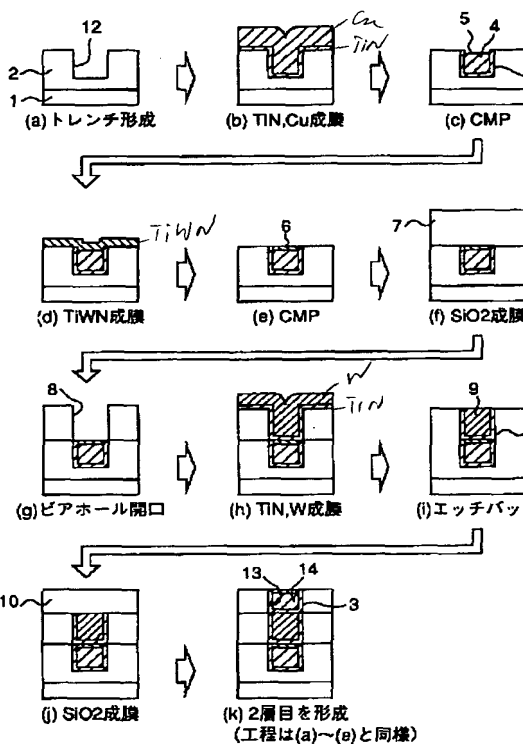
【符号の説明】

1は半導体基板、2は第1の絶縁層、3は拡散防止層、4は第1の導電層、5はリセス、6は導電性被覆層、7は第2の絶縁層、8はビアホール、9は導電性接続部、10は第3の絶縁層、11は第4の絶縁層、12は第1の埋め込み配線用溝、13は第2の埋め込み配線用溝、14は第2の導電層、15は簾、16は中間層である。

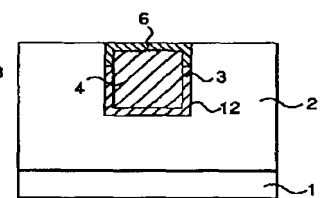
【図1】



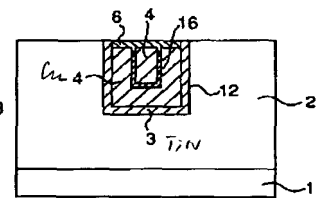
【図2】



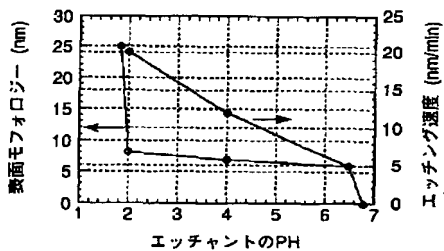
【図11】



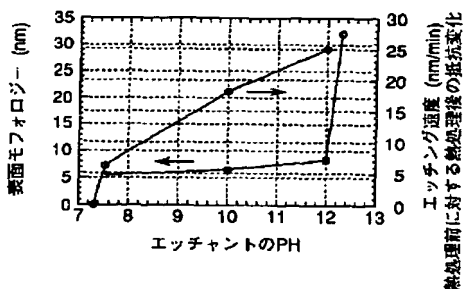
【図13】



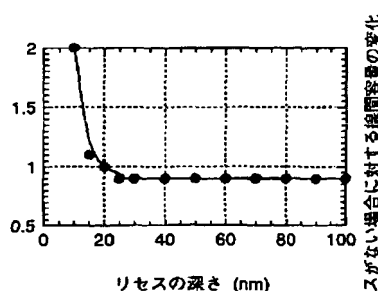
【図3】



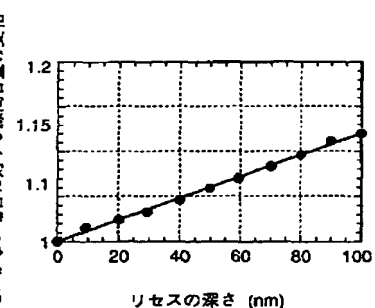
【図4】



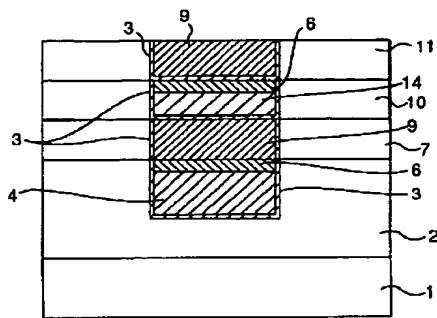
【図5】



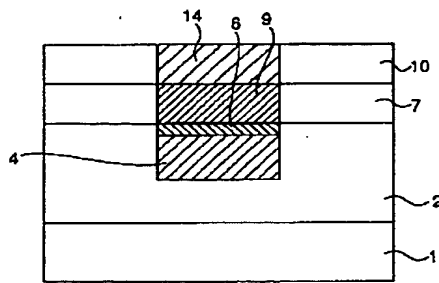
【図6】



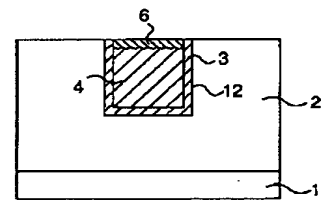
【図 7】



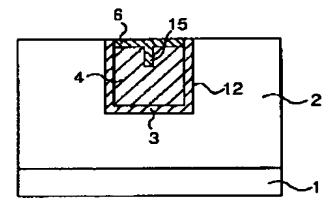
【図 8】



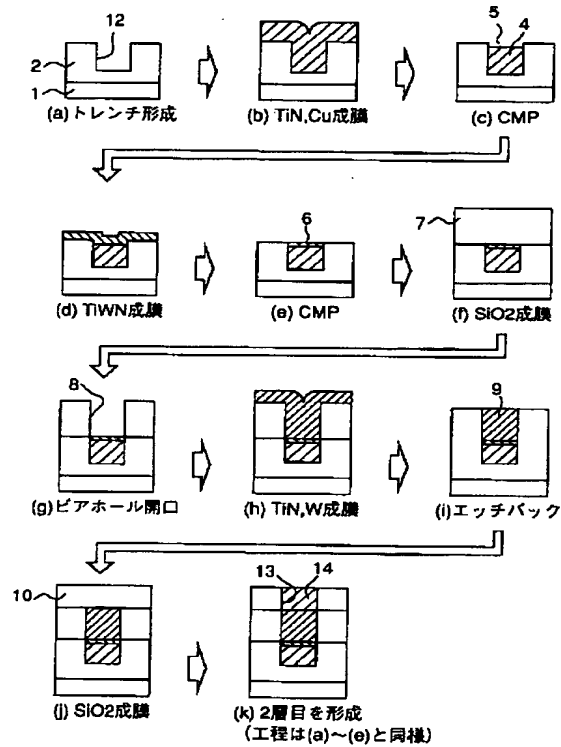
【図 10】



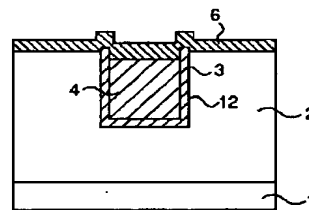
【図 14】



【図 9】



【図 12】



フロントページの続き

(72) 発明者 長谷川 万希子
東京都千代田区丸の内二丁目 2 番 3 号 三
菱電機株式会社内